

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5044287号
(P5044287)

(45) 発行日 平成24年10月10日 (2012. 10. 10)

(24) 登録日 平成24年7月20日 (2012. 7. 20)

(51) Int. Cl.	F I
HO 2 H 9/02 (2006. 01)	HO 2 H 9/02 A
GO 2 B 23/26 (2006. 01)	GO 2 B 23/26 Z
A 6 1 B 1/00 (2006. 01)	A 6 1 B 1/00 3 O O A
A 6 1 B 1/06 (2006. 01)	A 6 1 B 1/06 B

請求項の数 5 (全 12 頁)

(21) 出願番号	特願2007-137681 (P2007-137681)	(73) 特許権者	000000376
(22) 出願日	平成19年5月24日 (2007. 5. 24)		オリンパス株式会社
(65) 公開番号	特開2008-295189 (P2008-295189A)		東京都渋谷区幡ヶ谷2丁目43番2号
(43) 公開日	平成20年12月4日 (2008. 12. 4)	(74) 代理人	100106909
審査請求日	平成22年3月19日 (2010. 3. 19)		弁理士 棚井 澄雄
		(74) 代理人	100064908
			弁理士 志賀 正武
		(74) 代理人	100101465
			弁理士 青山 正和
		(74) 代理人	100094400
			弁理士 鈴木 三義
		(74) 代理人	100086379
			弁理士 高柴 忠夫
		(74) 代理人	100129403
			弁理士 増井 裕士

最終頁に続く

(54) 【発明の名称】 電流制限回路および内視鏡装置

(57) 【特許請求の範囲】

【請求項 1】

後段の回路へ出力される負荷電流量を検出する抵抗成分を有する電流検出素子と、
前記電流検出素子の両端の電圧差に応じた制御電圧を発生する制御電圧発生素子と、
前記制御電圧に応じて前記負荷電流量を制限する F E T とを備え、
前記制御電圧発生素子から前記 F E T のゲート端子に印加される前記制御電圧を、負荷電流の状態を検出するための状態検出信号としたことを特徴とする電流制限回路。

【請求項 2】

後段の回路へ出力される負荷電流量を検出する抵抗成分を有する電流検出素子と、
前記電流検出素子の両端の電圧差に応じた制御電圧を発生する制御電圧発生素子と、
前記制御電圧に応じて前記負荷電流量を制限する F E T と、
前記 F E T のゲート・ソース間に並列接続されるとともに、前記ゲート・ソース間に印加される過電圧を抑制する保護抵抗を備え、
前記 F E T のソース電圧を基準として生成した閾値電圧と前記制御電圧発生素子から前記 F E T のゲート端子に印加される前記制御電圧とを比較し、比較結果に応じた信号を、負荷電流の状態を検出するための状態検出信号として出力する信号出力素子と、
を備えたことを特徴とする電流制限回路。

【請求項 3】

請求項 1 または請求項 2 に記載の電流制限回路を備えたことを特徴とする内視鏡装置。

【請求項 4】

前記状態検出信号に基づいた報知を行う報知手段をさらに備えたことを特徴とする請求項 3 に記載の内視鏡装置。

【請求項 5】

前記状態検出信号に基づいて電源からの駆動電力の供給量を制御する制御手段をさらに備えたことを特徴とする請求項 3 または請求項 4 に記載の内視鏡装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、後段の回路へ出力される負荷電流量を制限する電流制限回路に関する。また、本発明はこの電流制限回路を備えた内視鏡装置にも関する。 10

【背景技術】

【0002】

プラントやビルのパイプのメンテナンス、ジェットエンジンの内部の検査、ボイラの内部の検査等を行うための工業用内視鏡が広く用いられている。また、LED等の発光素子やレンズを内蔵した光学アダプタを細長の挿入部の先端に着脱可能な工業用内視鏡も用いられている（例えば特許文献 1 参照）。

【0003】

このような工業用内視鏡を、可燃性の気体または粉塵がある雰囲気中で使用する場合には、装置の構造を防爆構造とすることが好ましい。装置には、LEDやモータ、撮像素子など、電力を供給して駆動する部位が存在する。これらの部位もしくは電力供給用の信号線が、外部から衝撃を受けたり他の機器へ挟み込まれたりするなどの要因で故障することが想定される。このとき、故障部で電力供給用の信号線がショートして火花が点火したり、さらに温度上昇などの要因で爆発を誘発したりする危険性がある。このような爆発の危険を回避する設計を一般に防爆構造設計と呼ぶ。 20

【0004】

非特許文献 1 に示されるように、防爆構造の設計には幾つかの方法がある。内視鏡の挿入部のように細く軟性を有する構造に対応する設計方法としては、本質安全防爆構造設計が想定される。これは、周囲が可燃性のガス等の危険領域にさらされる装置部分と、そうでは無い安全な領域に設置される装置部分との間に、エネルギーを制限するためのバリア回路を設ける方法である。バリア回路には、ツエナーダイオード等により電圧を制限する回路と、抵抗あるいは半導体回路を用いて電流を制限する回路とが含まれる。この方法の場合、前述した故障が発生しても、バリア回路部分で電圧や電流が制限されるため、爆発を回避することができる。 30

【0005】

また、例えば前述したように照明用の LED が搭載された光学アダプタを取り付けたり取り外したりする場合に、内視鏡装置のアース部分と導通用の端子が意図せず接触することがある。図 7 は、このような異常が発生する様子を示している。電源 7 や電流制限回路 8 を備えたメインユニット 1 に挿入部 3 が接続されており、挿入部 3 の先端には LED 9 を備えた光学アダプタを接続することが可能となっている。 40

【0006】

何らかの理由により、挿入部 3 の先端における電源供給ラインの端子または LED 9 の端子が挿入部 3 の外装を介してアースに接触すると、過大な異常電流が流れる（図 7 の電流 A, B）。この場合にも、LED 9 を駆動するラインに電流制限回路 8 を入れることは有効である。また、LED に限らず導通部を持ち、意図しない接地がある装置の場合にも同様のことが言える。

【0007】

図 8 は従来の電流制限回路 8 の構成を示している。この電流制限回路 8 は例えば非特許文献 2 に開示されている。正常動作時にはトランジスタ 24, 25 のうち、トランジスタ 24 のみが ON となり、抵抗 23 を通る経路で電流が流れる。一方、異常電流が流れた場 50

合、異常電流によって抵抗 23 に発生する電圧がトランジスタ 25 のベース・エミッタ間電圧 V_{be} を超えるため、ベース電流が流れ、トランジスタ 25 が ON となる。このため、トランジスタ 24 のベース電圧が低下し、電流が制限される。

【0008】

電流制限回路 8 が動作することによって、機器を安全な状態に保ち、回路や素子を保護することは可能である。しかし、電流制限回路 8 が ON となっている状態は、あくまで異常を想定したものであるため、その状態が継続することは機器への負担を強いることになり好ましくない。また、例えば内視鏡のユーザが、機器に異常が発生していることを判らずに使用し、予期せぬ第 2 の事故が発生しないとも限らない。

【0009】

もしも、電流制限回路が ON となっていることを外部の回路から検出できれば、その検出結果に応じて、内視鏡の観察画面上に警告メッセージを表示したり、装置の電源を強制的に OFF にしたりするなどの処理を行い、異常な状態が継続することを回避することができる。例えば特許文献 2 には、電流制限回路を有する機器への適用例では無いものの、挿入部を湾曲させるモータに過剰な電流が発生していないかどうかを検知して、異常時にモータの駆動を停止することにより機器への負荷を抑える技術が記載されている。

【特許文献 1】特開 2005 - 66356 号公報

【特許文献 2】特開 2002 - 325723 号公報

【非特許文献 1】「工場電気設備防爆指針」、独立行政法人 産業安全研究所、NIIS-TR-NO.40(2006)

【非特許文献 2】「本質安全防爆構造電気機器の解説と設計の基本」、社団法人 産業安全技術協会、TIIS-ST-0504

【発明の開示】

【発明が解決しようとする課題】

【0010】

前述した電流制限回路では、負荷電流量を制限する電流制限動作が機能しているかどうかを外部の回路から検出することができない。そこで、図 9 に示すように、電流制限回路 8 と同一の信号ライン上に電流検出回路 26 を設けて、その出力を外部から監視することが考えられる。

【0011】

負荷の駆動電流が流れるラインに対して直列に抵抗 27 が挿入されている。この抵抗 27 の両端の電圧差に応じた電圧が差動増幅回路 28 の出力端子に現れる。電圧比較回路 29 は、差動増幅回路 28 の出力電圧と基準電圧を比較した結果に応じた信号を出力する。CPU12 は、この信号に基づいて負荷電流の状態すなわち電流制限動作の ON/OFF を検出する。

【0012】

ところが、この電流検出回路には次のような問題がある。電流検出回路による電流検出動作が機能するためには、負荷電流値が所定のしきい値を超える必要がある。一方、電流制限回路が動作する電流値以上には電流は流れない。したがって、このしきい値を、電流制限回路による電流制限動作が機能するときの電流値よりも小さくする必要がある。ところで、電流検出回路および電流制限回路が動作する電流範囲には、構成される部品のばらつきを見越した範囲を想定する必要がある。前述したように、電流制限動作が機能する電流値の範囲は、電流検出動作が機能する電流値の範囲よりも高電流側に位置し、上記のばらつきを考慮しても、これらの範囲の上下が入れ替わることがあってはならない。つまり、電流検出動作が機能する電流範囲および電流制限動作が機能する電流範囲を合わせた範囲を広く取る必要がある。

【0013】

一方、当然のことながら、電流制限回路が制限する電流が最大値方向にばらついた場合でも、装置の故障等を回避する必要がある。その上で、前述した電流検出動作と電流制限動作が機能する電流範囲を広く確保しようとすると、通常動作の電流範囲の上限値を低く

10

20

30

40

50

するように設計が制限される。すなわち、図4の左側に示すように、電流制限動作が機能する制限電流変動領域および電流検出動作が機能する電流検出変動領域が大きくなるため、通常動作領域が制限される。これが影響して、意図した装置の仕様を満足できなくなることがある。例えば、照明用のLEDの場合には光量の低下につながり、挿入部の先端を湾曲させるための湾曲用モータの場合には駆動力の低下につながる。

【0014】

本発明は、上述した課題に鑑みてなされたものであって、通常動作時の電流を大きくすることができる電流制限回路および内視鏡装置を提供することを目的とする。

【課題を解決するための手段】

【0015】

本発明は、上記の課題を解決するためになされたもので、後段の回路へ出力される負荷電流量を検出する抵抗成分を有する電流検出素子と、前記電流検出素子の両端の電圧差に応じた制御電圧を発生する制御電圧発生素子と、前記制御電圧に応じて前記負荷電流量を制限するFETとを備え、前記制御電圧発生素子から前記FETのゲート端子に印加される前記制御電圧を、負荷電流の状態を検出するための状態検出信号としたことを特徴とする電流制限回路である。

【0016】

また、本発明は、後段の回路へ出力される負荷電流量を検出する抵抗成分を有する電流検出素子と、前記電流検出素子の両端の電圧差に応じた制御電圧を発生する制御電圧発生素子と、前記制御電圧に応じて前記負荷電流量を制限するFETと、前記FETのゲート・ソース間に並列接続されるとともに、前記ゲート・ソース間に印加される過電圧を抑制する保護抵抗を備え、前記FETのソース電圧を基準として生成した閾値電圧と前記制御電圧発生素子から前記FETのゲート端子に印加される前記制御電圧とを比較し、比較結果に応じた信号を、負荷電流の状態を検出するための状態検出信号として出力する信号出力素子と、を備えたことを特徴とする電流制限回路である。

【0017】

また、本発明は、上記の電流制限回路を備えたことを特徴とする内視鏡装置である。

【0018】

また、本発明の内視鏡装置は、前記状態検出信号に基づいた報知を行う報知手段をさらに備えたことを特徴とする。

【0019】

また、本発明の内視鏡装置は、前記状態検出信号に基づいて電源からの駆動電力の供給量を制御する制御手段をさらに備えたことを特徴とする。

【発明の効果】

【0020】

本発明によれば、制御電圧に応じて負荷電流量を制限し、また制御電圧に応じた状態検出信号を出力することにより、電流制限動作が機能する制限電流変動領域および電流検出動作が機能する電流検出変動領域を共通化すると共に、それらを合わせた範囲を狭くすることが可能となるので、通常動作時の電流を大きくすることができるという効果が得られる。

【発明を実施するための最良の形態】

【0021】

以下、図面を参照し、本発明の実施形態を説明する。

(第1の実施形態)

【0022】

まず、本発明の第1の実施形態を説明する。図1は、本実施形態による内視鏡装置の外観を示している。この内視鏡装置は、メインユニット1と、このメインユニット1に接続されるスコープユニット2とを備えている。メインユニット1は、内視鏡装置全体の制御を行うユニットであり、システム制御部のほか、電源や画像処理回路等を備えている。スコープユニット2には、可撓性の挿入チューブからなる挿入部3が設けられ、この挿入部

10

20

30

40

50

3の先端に位置する先端部4にはCCDやCMOS等の撮像素子が設けられている。

【0023】

撮像素子の前面には通常、被検体からの反射光を集光するためのレンズが設けられている。また、レンズは、焦点距離やF値、視野角等の特性が換えられるように交換式にすることもある。撮像素子からの画像信号はメインユニット1に送られ、表示部6（報知手段）に被検体の撮影画像が表示される。

【0024】

また、良好な観察画像を得るために、照明が行われる。照明の方法として、メインユニット1内にランプ光源を設け、そのランプ光源から出射された光を光ファイバ等のライトガイドにより先端部4まで導く方法や、先端部4にLEDを設け、そのLEDを発光させる方法等がある。本実施形態では、光学系（レンズ）や照明用のLEDを内蔵した光学アダプタ5が先端部4に着脱可能となっており、LEDを発光させることで照明が行われる。

10

【0025】

また、挿入部3の挿入性を高めたり観察視野を広くしたりするために、先端部4を湾曲させる機構も設けられる。挿入部3内に設けられた複数のワイヤを適宜牽引し、任意の方向に湾曲させる。ワイヤの牽引をユーザが手動で行うこともあるが、長尺の挿入部3の場合、必要な牽引力が大きくなるため、メインユニット1もしくはスコープユニット2に設けた湾曲用モータの駆動力を利用することもある。

【0026】

20

図2は、メインユニット1内に設けられる電流制限回路8aの回路構成を示している。電流制限回路8aの出力端に接続される負荷抵抗17は、内視鏡装置内にあって負荷電流I1の供給により駆動するもの全般（具体的にはLEDやモータ等）を示している。

【0027】

電源7から負荷電流I1が入力される入力端には、負荷電流I1を検出するための抵抗14（電流検出素子）と、オフセット電圧Vofを印加するためのツエナーダイオード10（オフセット印加手段）とが接続されている。抵抗14には負荷電流I1が流れ、その量に比例した電圧降下Vrsが抵抗14の両端に発生する。通常動作において、この電圧降下Vrsが大きすぎると問題となることがあるため、通常、抵抗14には数Ω～数十Ω程度の小さなものが使用される。また、負荷電流I1が大電流となることも想定されるため、抵抗14の電力定格は十分に大きなものとする。図2では抵抗14を抵抗器として描いているが、抵抗器に限定されず、抵抗成分を有する素子であればよい。

30

【0028】

抵抗14の出力端には、ソース・ドレイン間のインピーダンスが制御可能で負荷電流I1を制限するためのFET13（電流制限素子）のソース端子Sが接続されていると共に、そのFET13の制御電圧を生成するトランジスタ15（制御電圧発生素子）のベース端子Bがベース抵抗18を介して接続されている。FET13も、抵抗14と同様に負荷電流I1に見合った電力定格のものを使用する。

【0029】

トランジスタ15のコレクタ端子Cには、コレクタ電流を電圧に変換する抵抗16が接続されている。トランジスタ15のコレクタ端子Cの電圧Vcはベース・エミッタ間電圧Vbeに応じて変動し、FET13のゲート端子Gに制御電圧として印加される。通常、抵抗16には抵抗値が数百kΩの大きなものを使用し、トランジスタ15のコレクタ電流が小さくても制御動作が可能にする。

40

【0030】

一方、ツエナーダイオード10には、ダイオードのバイアス電流を決定するための抵抗11と、トランジスタ15のエミッタ端子Eが接続されている。抵抗11は、ツエナーダイオード10の動作がONとなるために必要なツエナー電流を与えるものである。ツエナー電流は通常数mA前後のオーダーである。トランジスタ15のON/OFFが切り替わりツエナー電流が変化してもツエナー電圧が変動しないように、抵抗11の抵抗値が設定さ

50

れる。ツエナーダイオード 10 は、抵抗 14 の入力端の電圧にオフセット電圧を印加した電圧 ($= V_{in} - V_{of}$) をトランジスタ 15 のエミッタ端子 E へ出力する。このツエナーダイオード 10 は、オフセット電圧 V_{of} を印加することにより、異常時の制限電流値のばらつきを小さくし、通常動作時の電流をより大きくするために挿入されているが、なくてもよい。

【0031】

FET 13 のゲート端子 G は電流制限回路 8 a の外部の CPU 12 (制御手段) に接続されている。ゲート端子 G に印加される制御電圧は、負荷電流 I_L の状態 (電流制限動作の ON/OFF) を検出するための状態検出信号として CPU 12 へ出力される。CPU 12 には表示部 6 が接続されている。表示部 6 は、状態検出信号に基づいた CPU 12 による制御に従って、所定の情報を表示する。

10

【0032】

次に、各部の動作を説明しながら、電流制限動作が機能する仕組みを説明する。まず、負荷抵抗 17 の抵抗値が十分に大きい場合、つまり、負荷電流 I_L が小さい場合の通常動作から説明する。電源 7 から流れ込む電流が小さい場合、抵抗 14 での電圧降下 V_{rs} は小さくなる。このとき、トランジスタ 15 のベース・エミッタ間電圧 V_{be} が、トランジスタ 15 の動作が ON となる電圧よりも小さければ、コレクタ電流は流れない。通常、トランジスタ 15 の動作が ON となる V_{be} の値は 0.5 V 前後である。したがって、抵抗 16 での電圧降下が無く、FET 13 のゲート電圧 V_g が GND レベルとなるため、ゲート・ソース間電圧 V_{gs} が大きくなり、FET 13 は完全に ON となる。つまり、FET 13 のソース・ドレイン間インピーダンス R_{sd} はほぼ 0 Ω となり、負荷電流 I_L が制限されることは無い。この場合、CPU 12 に入力される状態検出信号は L レベルとなる。

20

【0033】

一方、負荷抵抗 17 の抵抗値が小さい場合、つまり故障等のために電流制限回路 8 a の出力端子が GND などに接触し、過大な電流が流れようとする場合、電源 7 から流れ込む電流が大きくなるため、抵抗 14 での電圧降下 V_{rs} が大きくなる。このとき、抵抗 14 の両端電圧 (V_{rs}) からツエナーダイオード 10 の両端電圧 (V_{of}) を差し引いた分の電圧、つまりトランジスタ 15 のベース・エミッタ間電圧 V_{be} が、トランジスタ 15 の動作が ON となる電圧よりも大きくなると、コレクタ電流が流れ出す。その結果、抵抗 16 での電圧降下により FET 13 のゲート電圧 V_g が大きくなり、ゲート・ソース間電圧 V_{gs} が小さくなる。このとき、FET 13 のソース・ドレイン間インピーダンス R_{sd} が大きくなり、負荷電流 I_L が増加しないように作用するため、一定の電流量が保持される。

30

【0034】

図 3 は、上記の回路各部の特性量の変化を示している。図 3 (a) に示すように負荷抵抗 17 の抵抗値 (負荷インピーダンス R_L) が小さくなると負荷電流 I_L が大きくなり、図 3 (b) に示すようにトランジスタ 15 のベース・エミッタ間電圧 V_{be} もそれに応じて増加する。 V_{be} の値が 0.5 V を上回ると、トランジスタ 15 のコレクタ電流が流れ出し、図 3 (c) に示すように FET 13 のゲート電圧 V_g が大きくなる。その結果、図 3 (d) に示すように FET 13 のソース・ドレイン間インピーダンス R_{sd} が大きくなり、負荷電流 I_L が一定の値で制限される。

40

【0035】

電流制限動作が機能している場合、FET 13 のゲート端子 G の電圧 V_g は、電源 7 の出力電圧 (V_{in}) から抵抗 14 の両端電圧 (V_{rs}) と FET 13 のゲート・ソース間電圧 V_{gs} を引いた電圧となる。負荷電流 I_L が一定に制限されたときのゲート・ソース間電圧 V_{gs} は、そのときの FET 13 のソース・ドレイン間電圧 V_{ds} と、使用する FET 13 の $V_{gs} - V_{ds}$ 特性とを考慮して見積もることができる。また、ソース・ドレイン間電圧 V_{ds} は、電源電圧、負荷電圧、および抵抗 14 での電圧降下から見積もることができる。

【0036】

50

ゲート・ソース間電圧 V_{gs} の見積もり値を考慮してゲート電圧 V_g を算出し、仮にその値が CPU 12 の入力電圧範囲内に収まっており、かつ入力電圧の H レベルを上回っている場合には、ゲート電圧 V_g がそのまま CPU 12 に入力されるようにすればよい。また、仮にゲート電圧 V_g の値が上記の条件を満たさない場合には、CPU 12 の入力段に適宜レベル変換回路を挿入すればよい。いずれにしても、電流制限動作が機能している場合に CPU 12 に入力される状態検出信号は H レベルとなる。

【0037】

CPU 12 は、入力された状態検出信号の電圧レベルに応じて適当な処理を行う。例えば、状態検出信号が H レベルであった場合には、異常状態の発生をユーザに報知するため、CPU 12 は警告メッセージの表示処理を実行し、表示部 6 に警告メッセージを表示させる。あるいは、CPU 12 は電源 7 の出力を OFF にする。

10

【0038】

上記では、ユーザに対する報知を行う方法として、表示部 6 が表示を行うことを挙げているが、これに限らず、警告音を出したり警告ランプを点灯させたりしてもよい。また、電源 7 による駆動電力の供給を完全に停止してしまうのではなく、異常電流の影響が十分に低下するレベルにまで駆動電力の供給量（駆動電圧）が低下するようにしてもよい。

【0039】

上述したように本実施形態では、FET 13 のゲート端子 G に印加されるゲート電圧 V_g が、FET 13 による電流制限動作を制御する制御電圧として使用されると共に、負荷電流 I_L の状態を検出する状態検出信号として使用される。これによって、電流制限動作が機能する制限電流変動領域および電流検出動作が機能する電流検出変動領域を共通化し、しかもそれらの領域を合わせた範囲を従来よりも狭くすることが可能となるので、通常動作時の電流を大きくすることができる（図 4 参照）。すなわち、機器の故障等が発生しないようにしながら、通常動作時に各負荷に供給可能な電流をより高めることができる。したがって、装置全体の各種性能をより高めることができるようになる。

20

【0040】

（第 2 の実施形態）

次に、本発明の第 2 の実施形態を説明する。図 5 は、本実施形態による電流制限回路 8 b の回路構成を示している。図 5 に示す電流制限回路 8 b では、図 2 に示した電流制限回路 8 a と比較して、FET 13 のゲート・ソース間に過電圧が印加されないように保護用の抵抗 19 を設けたこと、FET 13 のソース電圧 V_s を基準にしたしきい電圧を生成する抵抗 20、21 を設けたこと、このしきい電圧と FET 13 のゲート電圧 V_g を比較するコンパレータ 22（信号出力素子）を設けてその出力を状態検出信号として使用していること、の 3 点が異なる。これらの 3 点の作用および効果について以下に説明する。

30

【0041】

電源電圧（電源 7 の出力電圧）は、電流制限回路 8 b を内視鏡装置のどの部位に適用するかによって異なる。例えば、LED 9 の駆動ラインに電流制限回路 8 b を適用した場合、電源電圧が 30 V 前後となることもある。一方、湾曲制御用のモータの駆動ラインに電流制限回路 8 b を適用した場合、電源電圧が 10 V 前後で済むこともある。

【0042】

40

前者のように高い電圧が印加される場合、FET 13 のゲート・ソース間の電圧 V_{gs} がデバイスの電圧定格を超えないようにする必要がある。通常、よく使用される FET の V_{gs} 定格は 20 V 前後である。そこで、抵抗 19 が FET 13 のゲート・ソース間に接続されている。これにより、想定される最大のゲート・ソース間電圧 V_{gs} は、FET 13 のソース電圧 V_s を抵抗 19 と抵抗 16 の抵抗比で分圧した電圧で制限することができる。

【0043】

負荷電流 I_L が小さく電流制限動作が機能しない、つまりトランジスタ 15 が OFF となりドレイン電流が抵抗 16 に流れ込まない場合に、FET 13 のゲート・ソース間電圧 V_{gs} が最大となる。例えば、電源電圧が 30 V、抵抗 19 と抵抗 16 の抵抗値の比率が

50

1 : 1であれば、 V_{gs} は最大でも15 Vまでにしかならず、FET 13の V_{gs} 電圧定格を20 Vとすれば、問題なく使用することができる。

【0044】

一方、抵抗19の接続により、FET 13のゲート電圧 V_g の電圧範囲がGND基準では無くなるため、図2に示した回路のようにゲート電圧 V_g をそのままの状態検出信号としてCPU 12に入力することができなくなる。そこで、FET 13のソース電圧 V_s を基準にして生成したしきい電圧(ソース電圧 V_s を抵抗20と抵抗21で分圧した電圧)とゲート電圧 V_g を比較するコンパレータ22を設けて、その出力を状態検出信号として使用する。

【0045】

抵抗20, 21の抵抗値は、電流制限動作がONまたはOFFに切り替わる際のゲート電圧 V_g の最大・最小範囲内にしきい電圧が収まるように設定される(図6参照)。例えば、 V_g の最小値は、前述した通り、トランジスタ15がOFFとなった状態を想定すれば見積もることができる。また、 V_g の値が最大になるのは、負荷抵抗17のインピーダンスが最も小さくなる場合であり、次のように見積もることができる。

【0046】

電源電圧から、負荷電流 I_L によって発生する電流検出抵抗14と負荷抵抗17での電圧降下を引いた電圧がFET 13のソース・ドレイン間電圧 V_{ds} となる。一方、FET 13の $V_{gs} - V_{ds}$ 特性は使用するデバイスにより一意に決定できるため、このときの V_{gs} を算出することができる。基本的には電流制限動作が機能しているときには、 V_{gs} は1 V前後の小さな電圧となる。電源電圧から V_{gs} の最小値と抵抗14での電圧降下を差し引けば、 V_g の最大電圧を算出することができる。以上のことを考慮して抵抗20, 21の抵抗値を設定しておけばよい。

【0047】

また、コンパレータ22を使用することで電源電圧の変動に柔軟に対応することができるようになる。図2に示した回路ではCPU 12の入力電圧範囲と電源電圧を想定して予め両者のレベルを合わせておく必要があった。そのため、電源電圧の大きな変動は許容できない。一方、図5に示した回路の場合、電源電圧の変動に応じてしきい電圧も変動するため、前述したFET 13のゲート電圧 V_g の最大・最小の見積もり値としきい電圧値の大小関係が崩れない限り、電源電圧を変化させてもよい。電源電圧を変えて負荷の動作を制御したり、環境変化により電源の出力が変動したりするようなシステムに適用することができる。

【0048】

上述したように、本実施形態によれば、電源電圧に応じた値となる回路内の所定の位置の電圧とFET 13のゲート電圧 V_g との比較結果に応じた信号を、負荷電流 I_L の状態を検出するための状態検出信号として出力することによって、第1の実施形態と比較して、電源電圧の変動範囲をより広くすることができる。また、FET 13のゲート・ソース間に抵抗19を接続することによって、許容される最大の電源電圧をより高くすることができる。

【0049】

以上、図面を参照して本発明の実施形態について詳述してきたが、具体的な構成は上記の実施形態に限られるものではなく、本発明の要旨を逸脱しない範囲の設計変更等も含まれる。例えば、内視鏡装置に限らず、装置内を流れる電流を制限する必要がある各種の装置に上記の電流制限回路8a, 8bを適用することが可能である。

【図面の簡単な説明】

【0050】

【図1】本発明の第1の実施形態による内視鏡装置の外観図である。

【図2】本発明の第1の実施形態による内視鏡装置が備える電流制限回路の回路図である。

【図3】本発明の第1の実施形態による内視鏡装置が備える電流制限回路の各部の特性量

10

20

30

40

50

の変化を示す参考図である。

【図 4】本発明の第 1 の実施形態による内視鏡装置が備える電流制限回路と従来の電流制限回路の動作領域を示す参考図である。

【図 5】本発明の第 2 の実施形態による内視鏡装置が備える電流制限回路の回路図である。

【図 6】本発明の第 2 の実施形態による内視鏡装置が備える電流制限回路の特性量の変化を示す参考図である。

【図 7】異常電流が流れる原理を示す原理図である。

【図 8】従来の電流制限回路の回路図である。

【図 9】電流検出回路の一実施形態の回路図である。

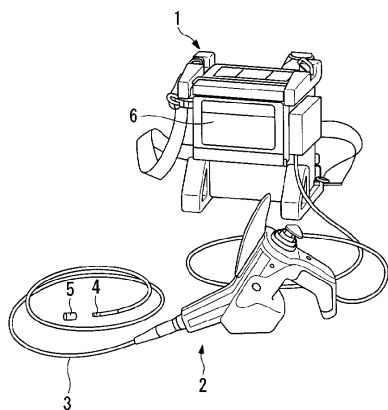
【符号の説明】

【 0 0 5 1 】

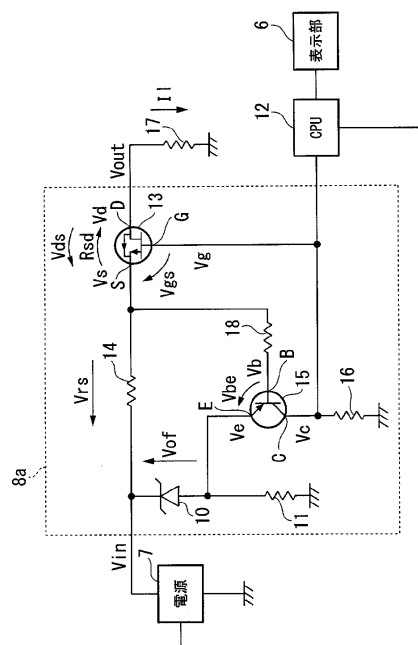
1・・・メインユニット、2・・・スコープユニット、3・・・挿入部、4・・・先端部、5・・・光学アダプタ、6・・・表示部、7・・・電源、8、8a、8b・・・電流制限回路、9・・・LED、10・・・ツエナーダイオード、11、14、16、18、19、20、21、23、27・・・抵抗、12・・・CPU、13・・・FET、15、24、25・・・トランジスタ、17・・・負荷抵抗、22・・・コンパレータ、26・・・電流検出回路、28・・・差動増幅回路、29・・・電圧比較回路

10

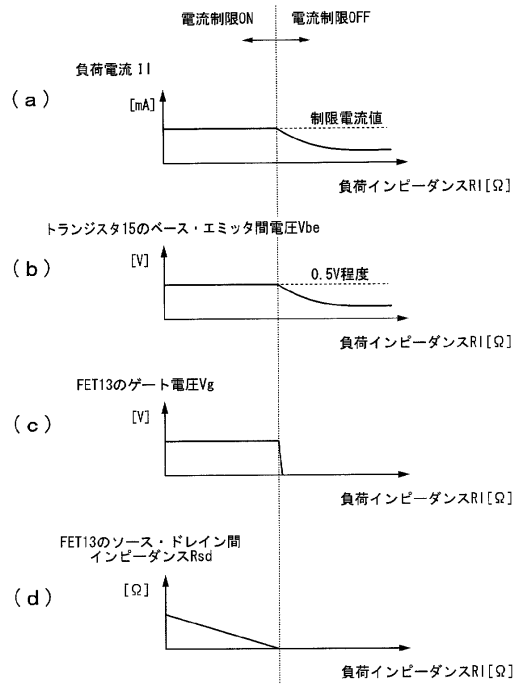
【图 1】



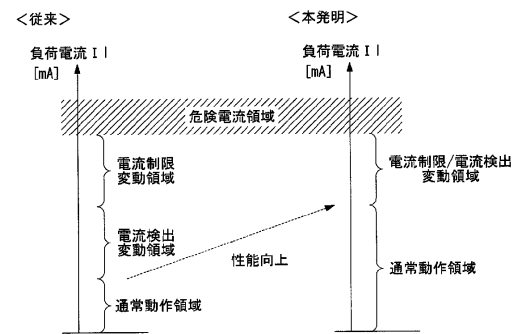
【圖 2】



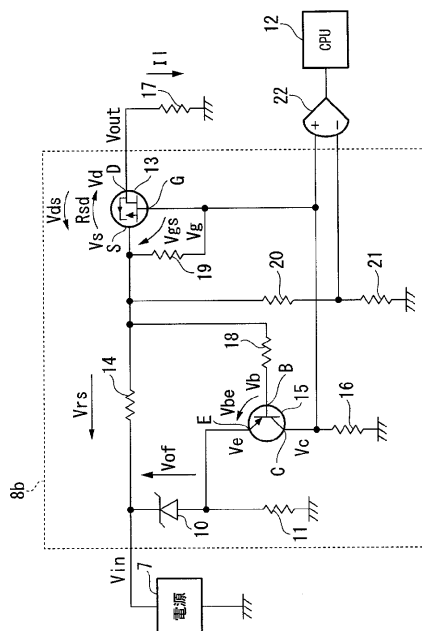
【図 3】



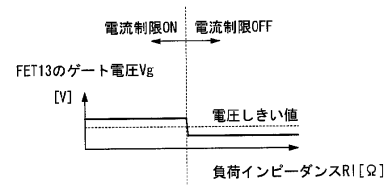
【図 4】



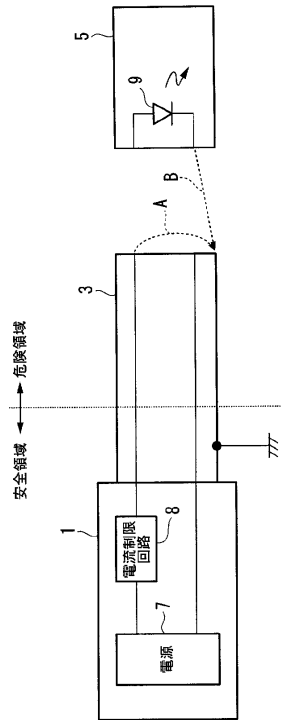
【図 5】



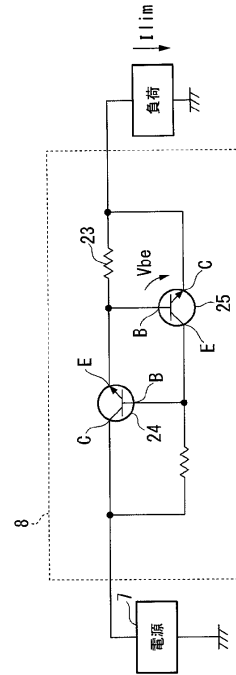
【図 6】



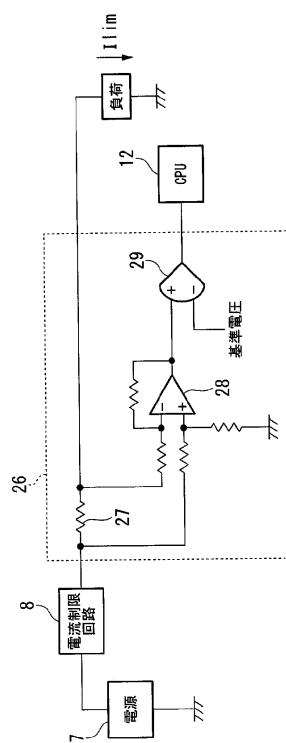
【圖 7】



【 図 8 】



【 圖 9 】



フロントページの続き

(72)発明者 重久 理行

東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス株式会社内

審査官 赤穂 嘉紀

(56)参考文献 特開平01-209922(JP,A)

特開平09-163594(JP,A)

特開2005-066356(JP,A)

特開2000-013991(JP,A)

(58)調査した分野(Int.Cl., DB名)

H02H 9/02

A61B 1/00

A61B 1/06

G02B 23/26

专利名称(译)	限流电路和内窥镜装置		
公开(公告)号	JP5044287B2	公开(公告)日	2012-10-10
申请号	JP2007137681	申请日	2007-05-24
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯公司		
当前申请(专利权)人(译)	奥林巴斯公司		
[标]发明人	重久理行		
发明人	重久 理行		
IPC分类号	H02H9/02 G02B23/26 A61B1/00 A61B1/06		
FI分类号	H02H9/02.A G02B23/26.Z A61B1/00.300.A A61B1/06.B A61B1/00.550 A61B1/00.680 A61B1/00.710 A61B1/06.510		
F-TERM分类号	2H040/AA01 2H040/BA00 4C061/AA29 4C061/BB01 4C061/CC01 4C061/DD01 4C061/FF41 4C061/GG01 4C061/HH51 4C061/JJ11 4C061/JJ17 4C061/NN01 4C061/QQ09 4C061/RR01 4C061/RR24 4C161/AA29 4C161/BB01 4C161/CC01 4C161/DD01 4C161/FF41 4C161/GG01 4C161/HH51 4C161/JJ11 4C161/JJ17 4C161/NN01 4C161/QQ09 4C161/RR01 4C161/RR24 5G013/AA02 5G013/AA04 5G013/AA16 5G013/BA01 5G013/CA10		
代理人(译)	塔奈澄夫 正和青山		
其他公开文献	JP2008295189A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供能够在通常操作中增加电流的限流电路，并提供内窥镜。ŽSOLUTION：电阻器14检测要输出到后级电路的负载电流流量。晶体管15产生对应于电阻器14两端之间的电压差的控制电压.FET13根据控制电压限制负载电流流量。施加到FET 13的栅极端子G的控制电压作为状态检测信号输出到CPU 12，用于检测负载电流I 1的状态（电流限制操作的接通/断开）。Ž

